

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

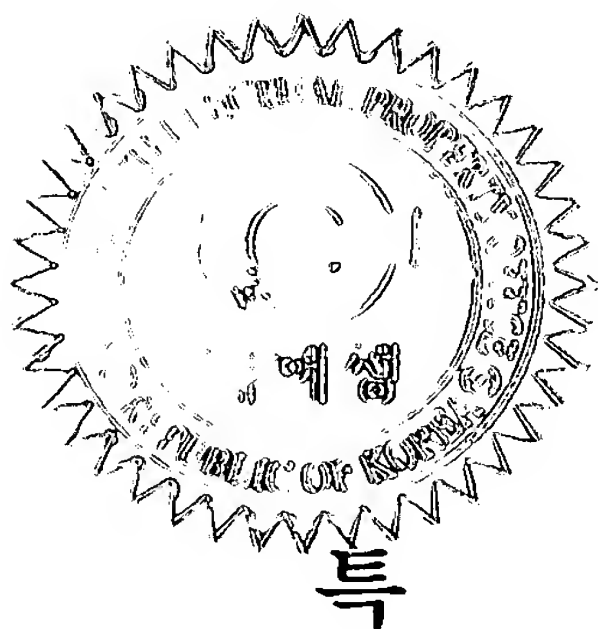
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0007513
Application Number

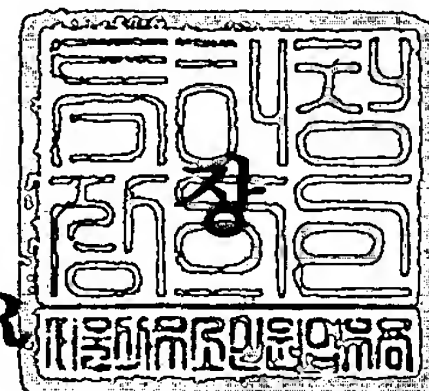
출원년월일 : 2003년 02월 06일
Date of Application FEB 06, 2003

출원인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Institute



2003 06 17
 년 월 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.02.06
【발명의 명칭】	증폭기 및 증폭기에서의 비선형성 제거 방법
【발명의 영문명칭】	AMPLIFIER AND METHOD FOR CANCELLING NONLINEARITY IN AMPLIFIER
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	이원일
【포괄위임등록번호】	2001-038431-4
【발명자】	
【성명의 국문표기】	윤용식
【성명의 영문표기】	YOUN, YONG SIK
【주민등록번호】	690120-1178411
【우편번호】	305-752
【주소】	대전광역시 유성구 송강동 청솔아파트 207동 1210호
【국적】	KR
【발명자】	
【성명의 국문표기】	유현규
【성명의 영문표기】	YU, HYUN KYU
【주민등록번호】	580731-1683118
【우편번호】	305-755
【주소】	대전광역시 유성구 어은동 한빛아파트 115동 406호
【국적】	KR
【발명자】	
【성명의 국문표기】	박문양
【성명의 영문표기】	PARK, MUN YANG
【주민등록번호】	580918-1674616

【우편번호】 305-503
【주소】 대전광역시 유성구 송강동 200-4번지 한마을아파트 109동 105호
【국적】 KR
【우선권주장】
【출원국명】 KR
【출원종류】 특허
【출원번호】 10-2002-0083716
【출원일자】 2002.12.24
【증명서류】 첨부
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
유미특허법인 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 3 면 3,000 원
【우선권주장료】 1 건 26,000 원
【심사청구료】 13 항 525,000 원
【합계】 583,000 원
【감면사유】 정부출연연구기관
【감면후 수수료】 304,500 원
【첨부서류】 1. 요약서·명세서(도면)_1통 2.우선권증명서류 및 동 번역문[특허청기제출]_1통

【요약서】**【요약】**

증폭기에서, 능동 영역에서 동작하며 입력 전압에 따라 주요 전류가 흐르는 증폭 트랜지스터, 그리고 선형 영역에서 동작하도록 옴셋된 정극성 입력 전압에 의해 구동되며 보조 전류가 흐르는 선형 트랜지스터가 형성되어 있다. 주요 전류와 보조 전류가 더해져 출력 전류로 되며, 옴셋된 정극성 전압은 입력 전압에서 교류 성분이 통과된 전압에 옴셋 직류 전압이 더해진 전압이다. 이때, 선형 트랜지스터의 선형 영역 동작이 보장되도록 선형 트랜지스터에 스택된 스택 트랜지스터가 증폭 트랜지스터에 전기적으로 연결되며, 입력 전압과 반대 극성의 전압으로 구동된다. 이와 같이 하면, 능동 영역에서 동작하는 증폭 트랜지스터의 주요 전류의 3차 비선형 성분이 선형 영역에서 동작하는 선형 트랜지스터의 보조 전류의 3차 비선형 성분과 상쇄되어 제거될 수 있다.

【대표도】

도 3a

【색인어】

증폭기, 선형, 능동, 3차 비선형성, 스택, 옴셋 직류 전압

【명세서】**【발명의 명칭】**

증폭기 및 증폭기에서의 비선형성 제거 방법 {AMPLIFIER AND METHOD FOR CANCELLING NONLINEARITY IN AMPLIFIER}

【도면의 간단한 설명】

도 1a는 종래 기술에 따른 증폭기의 개략적인 회로도이다.

도 1b는 도 1a의 증폭기의 입력 전압과 출력 전류 사이의 관계를 나타내는 그래프이다.

도 2a는 본 발명의 제1 실시예에 따른 증폭기의 개략적인 회로도이다.

도 2b는 도 2a의 증폭기에서 옙셋 직류 전압원을 나타내는 회로도이다.

도 3a는 본 발명의 제2 실시예에 따른 증폭기의 개략적인 회로도이다.

도 3b는 도 3a의 증폭기에서 옙셋 직류 전압원을 나타내는 회로도이다.

도 4는 본 발명의 제1 및 제2 실시예에 따른 증폭기에서 선형 트랜지스터에 흐르는 전류를 나타내는 도면이다.

도 5a 및 도 5b는 각각 본 발명의 제2 실시예에 따른 증폭기가 직류 및 교류에서 동작하는 경우의 3차 비선형성을 나타내는 도면이다.

도 6은 본 발명의 제3 실시예에 따른 단신호 증폭기의 개략적인 회로도이다.

도 7은 본 발명의 제4 실시예에 따른 차동 신호에 의해 구동되는 증폭기의 개략적인 회로도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <11> 본 발명은 증폭기에 관한 것으로, 특히 증폭기에서 3차 비선형 성분을 제거하는 방법에 관한 것이다.
- <12> 반도체를 이용한 아날로그 집적 회로의 설계에 있어서 고려되어야 할 중요한 사항 중의 하나는 입력 신호를 왜곡시키지 않고 출력하는 것으로, 이를 회로의 선형성이라 한다. 이상적인 증폭기에서는 출력 신호(y)와 입력 신호(x) 사이에는 수학식 1과 같은 선형 함수 관계가 성립하지만, 실제 회로에서는 수학식 2와 같이 테일러 시리즈(Taylor series)로 전개된다. 여기서 2차 이상의 항(g_2x^2 , g_3x^3)은 실제 회로에서의 비선형 왜곡을 나타낸다.
- <13> 【수학식 1】 $y = gx$
- <14> 【수학식 2】 $y = g_1x + g_2x^2 + g_3x^3$
- <15> 도 1a에 나타낸 종래의 증폭기는 공통 소스(common source)형 증폭기로서, 증폭 트랜지스터(M1)와 부하(load)로 이루어져 있다. 도 1b는 도 1a의 증폭기에서 트랜지스터(M1)의 게이트에 입력되는 입력 전압(V_{in})에 따른 출력 전류(I_{out}) 사이의 관계를 나타낸 그래프이다. 도 1b에서 그래프(G1, G2, G3)는 각각 수학식 2의 계수(g_1 , g_2 , g_3)를 직류적으로 표현한 것이다. 증폭기에서 이용 가능한 동작 영역은 소모 전력과 증폭 이득의 적절한 관계로부터 결정되며, 도 1b에서는 입력 전압(V_{in})이 대략 0.7V(± 0.2 V) 부근 일 때가 동작 영역으로 결정된다. 즉, 입력 전압(V_{in})이 0.7V보다 높은 구간에서는 출

력 전류(I_{out})가 커서 소모 전력이 증가하고 입력 전압(V_{in})이 0.7보다 낮은 구간에서는 1차 선형 성분($G1$)이 작아서 증폭 이득이 감소하므로, 출력 전류(I_{out})와 1차 선형 성분($G1$)의 타협(trade-off)에 의해 입력 전압(V_{in})이 0.7V($\pm 0.2V$) 부근인 곳에서 동작 영역이 결정된다.

<16> 그러나 도 1b에 나타낸 것처럼 입력 전압(V_{in})이 0.7V 부근일 때는 3차 비선형 성분의 크기($G3$)가 능동 영역(active region)에서의 최대 크기를 가지며, 또한 2차 비선형 성분의 크기($G2$)도 어느 정도 큰 값이다.

<17> 그런데, 일반적인 아날로그 집적 회로는 대부분 차동 신호(differential signal) 처리를 기본으로 하므로 2차 비선형성은 그다지 발생하지 않을 뿐만 아니라, 이러한 2차 비선형성은 현재의 무선 통신 시스템의 변복조에서는 큰 문제가 되지 않는다. 그러나 3차 비선형성이 있는 경우에 인접 채널 신호 사이의 상호 변조에 의하여 송수신하고자 하는 대역에서 신호의 왜곡이 발생하므로 3차 비선형성은 중요하다.

<18> 종래에는 이러한 3차 비선형성을 제거하기 위해, 즉 회로의 선형성을 높이기 위해서 직류 전류를 크게 하였다. 그런데 직류 전류를 크게 하면 전력 소모가 높아지므로 이러한 방법은 낮은 전력을 필요로 하는 휴대용 장비 등에서는 적절치 못하다. 이런 문제점 때문에 높은 직류 전류를 공급하지 않고 부가 회로를 사용하여 비선형성을 제거하는 방법이 제안되었다. 그러나 일반적인 부가 회로는 회로 구조가 복잡하므로, 증폭기의 전체 반도체 면적이 증가하거나 소모 전력이 증가한다는 문제점이 있어서 간단한 부가 회로를 사용하는 방법이 요구된다.

【발명이 이루고자 하는 기술적 과제】

- <19> 본 발명이 이루고자 하는 기술적 과제는 소모 전력이 적고 증폭 이득의 손실 없이 3차 비선형성을 제거할 수 있는 간단한 구조의 증폭기를 제공하는 것이다.

【발명의 구성 및 작용】

- <20> 이러한 과제를 해결하기 위해 본 발명은 선형 영역에서 동작하는 트랜지스터를 이용한다.
- <21> 본 발명에 따른 증폭기는, 능동 영역에서 동작하며 입력 전압에 따라 제1 전류가 흐르는 제1 트랜지스터, 그리고 제1 전압에 의해 구동되며 제2 전류가 흐르는 제2 트랜지스터를 포함한다. 또한 증폭기는 제2 트랜지스터의 선형 영역 동작을 보장하도록 제2 전압에 의해 구동되며 제2 트랜지스터에 스택되어 제1 트랜지스터의 출력단에 전기적으로 연결되어 있는 제3 트랜지스터를 포함한다. 이 증폭기의 출력 전류는 제1 및 제2 전류를 포함한다.
- <22> 제1 전압은 입력 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압인 것이 바람직하다.
- <23> 본 발명의 한 실시예에 따르면, 제2 전압은 입력 전압과 반대되는 극성을 가지는 제3 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압이다.
- <24> 본 발명의 한 실시예에 따르면, 제2 전압은 제1 트랜지스터의 출력 단자 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압이다.
- <25> 본 발명의 한 실시예에 따르면, 제2 전압은 제1 트랜지스터의 출력 단자 전압이다.

- <26> 본 발명의 다른 특징에 따른 증폭기는, 입력 전압에 의해 구동되는 제1 트랜지스터, 제1 전압에 의해 구동되며 제1 트랜지스터의 제1 단자에 연결되는 제2 트랜지스터, 그리고 제2 트랜지스터에 스택되어 제2 전압에 의해 구동되며 제1 트랜지스터의 제2 단자에 연결되는 제3 트랜지스터를 포함한다. 제1 트랜지스터는 능동 영역에서 동작하며, 제2 전압과 제3 트랜지스터에 의해 제2 트랜지스터는 선형 영역에서 동작한다.
- <27> 본 발명의 또 다른 특징에 따르면, 증폭기에서 비선형성을 제거하는 방법이 제공된다. 이 증폭기는 입력 전압에 따라 능동 영역에서 동작하는 제1 트랜지스터, 그리고 제1 전압에 따라 구동되는 제2 트랜지스터를 포함한다. 이때, 제2 트랜지스터가 선형 영역에서 동작하도록 제2 트랜지스터에 스택된 제3 트랜지스터에 제2 전압이 인가된다. 그리고 제1 트랜지스터에 흐르는 제1 전류와 제2 트랜지스터에 흐르는 제2 전류가 더해져 출력 전류가 된다.
- <28> 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다.
- <29> 이제 본 발명의 실시예에 따른 증폭기 및 비선형성 제거 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.
- <30> 먼저 도 2a 및 도 2b를 참조하여 본 발명의 제1 실시예에 따른 증폭기에 대하여 상세하게 설명한다.

- <31> 도 2a는 본 발명의 제1 실시예에 따른 증폭기의 개략적인 회로도이며, 도 2b는 도 2a의 증폭기에서 오프셋 직류 전압원을 나타내는 회로도이다.
- <32> 도 2a에 나타난 바와 같이, 본 발명의 제1 실시예에 따른 증폭기는 3개의 트랜지스터(M1, M2, M3)와 오프셋 직류 전압원(V_{off1})을 포함한다. 제1 실시예에서는 도 1b의 그래프에서 입력 전압(V_{in})이 $0.7V(\pm 0.2V)$ 부근인 영역에서의 3차 비선형 성분($G3$)을 제거하기 위해 선형 영역(linear region)에서의 3차 비선형 성분($G3$)을 중첩시킨다. 이를 위해 도 1a의 증폭기에 트랜지스터(M2, M3)가 추가되었다.
- <33> 증폭 트랜지스터(M1)의 게이트에는 입력 전압(V_{in})이 인가되고 트랜지스터(M1)의 드레인에 흐르는 전류가 주요 출력 전류(I_{o+})로 된다. 선형 트랜지스터(M2)와 그 위에 스택된 트랜지스터(M3)가 트랜지스터(M1)와 병렬로 연결되어 있다. 입력 전압(V_{in})과 트랜지스터(M2)의 게이트 사이에는 오프셋 직류 전압원(V_{off1})이 연결되며, 오프셋 직류 전압(V_{off1})은 교류 통과(AC coupling)의 기능을 수행하고 트랜지스터(M2)의 게이트의 직류 전압을 결정한다. 오프셋 직류 전압원(V_{off1})은 예를 들어 도 2b에 나타난 것처럼 커패시터(C1)와 직류 전압원(V_{M2})을 갖는 저항(R1)의 직렬 연결로 등가적으로 구현될 수 있다. 그리고 트랜지스터(M3)의 게이트에는 트랜지스터(M2)의 선형 영역 동작을 보장하기 위한 조정 전압(V_{adj})이 인가된다.
- <34> 이와 같이 하면, 출력 전류(I_{out})는 트랜지스터(M1)로 흐르는 전류(I_{o+})와 트랜지스터(M2, M3)로 흐르는 전류(I_{o-})의 합으로 주어진다. 이와 같이 하면, 트랜지스터(M2)는 트랜지스터(M3)와 오프셋 직류 전압원(V_{off1})에 의해 선형 영역에서 동작하게 된다. 그러면 도 1b에 나타난 바와 같이 능동 영역에서 동작하는 트랜지스터(M1) 전류(I_{o+})의 3

차 비선형 성분(G3)과 그 반대 극성을 갖는 선형 영역에서 동작하는 트랜지스터(M2) 전류(I_{o-})의 3차 비선형 성분(G3)이 결합됨으로써, 두 전류(I_{o+} , I_{o-})의 합인 출력 전류(I_{out})에서는 3차 비선형 성분(G3)이 제거될 수 있다.

<35> 그리고 실험 결과에 의하면 선형 영역에서 동작하는 트랜지스터의 3차 비선형 성분(G3)의 최대값은 직류 전류에 관계없이 거의 일정한 경향을 갖는다. 따라서 선형 영역의 트랜지스터(M2)의 비교적 작은 값을 갖는 전류만으로도 능동 영역 트랜지스터(M1)의 3차 비선형 성분(G3)을 상쇄시킬 수 있다. 그런데 도 1b에 나타난 것처럼 선형 영역에서의 3차 비선형 성분(G3) 최대값은 능동 영역에서의 3차 비선형 성분(G3) 최대값의 절반 정도에 불과하므로, 선형 영역에서 동작하는 트랜지스터(M2)의 크기가 능동 영역에서 동작하는 트랜지스터(M1)의 크기에 비해 2배 정도가 되는 것이 바람직하다.

<36> 이때, 선형 트랜지스터(M2)는 낮은 증폭 이득을 가지는데 반해 트랜지스터(M1)의 2배 크기를 가지므로, 증폭기에서 트랜지스터(M2)에 의해 전달컨덕턴스(transconductance, g_m)가 증가하는 정도보다 기생 커패시턴스(C_{gs})가 증가하는 정도가 크다. 따라서 수학식 3처럼 표현되는 증폭기의 차단(cutoff) 주파수가 등가적으로 낮아질 수 있다.

<37> **【수학식 3】**
$$\omega_T = \frac{g_m}{C_{gs}}$$

<38> 아래에서는 차단 주파수의 감소를 줄일 수 있는 실시예에 대하여 도 3a 내지 도 5b를 참조하여 상세하게 설명한다.

<39> 도 3a는 본 발명의 제2 실시예에 따른 증폭기의 개략적인 회로도이며, 도 3b는 도 3a의 증폭기에서 옅은 직류 전압원을 나타내는 회로도이다. 도 4는 본 발명의 제1 및

제2 실시예에 따른 증폭기에서 선형 트랜지스터에 흐르는 전류를 나타내는 도면이다.

도 5a 및 도 5b는 각각 본 발명의 제2 실시예에 따른 증폭기가 직류 및 교류에서 동작하는 경우의 3차 비선형성을 나타내는 도면이다.

<40> 도 3a에 나타낸 바와 같이, 본 발명의 제2 실시예에 따른 증폭기는 선형 트랜지스터(M2)와 스택 트랜지스터(M3)를 각각 반대 극성을 가지는 두 개의 신호로 구동한다는 점에서 제1 실시예와 차이가 있다. 자세하게 설명하면, 트랜지스터(M1)의 게이트에는 정극성 입력 전압(V_{in+})이 인가되고 트랜지스터(M3)의 게이트에는 정극성 입력 전압(V_{in+})이 옅셋 직류 전압원(V_{off1})을 거쳐 인가된다. 정극성 전압(V_{in+})은 제1 실시예에서의 입력 전압(V_{in})과 동일한 전압으로 한다. 그리고 트랜지스터(M3)의 게이트에는 반극성 입력 전압(V_{in-})이 옅셋 직류 전압원(V_{off2})을 거쳐 인가된다. 도 3b에 나타낸 바와 같이 옅셋 직류 전압원(V_{off2})도 옅셋 직류 전압원(V_{off1})과 마찬가지로 커패시터(C2)와 직류 전압원(V_{M3})을 갖는 저항(R2)의 직렬 연결로 등가적으로 구현될 수 있다. 이와 같이 하면, 트랜지스터(M2)의 게이트와 드레인은 각각 정극성 및 반극성 입력 전압(V_{in+} , V_{in-})에 의해 구동되는 것과 같은 효과를 낸다.

<41> 이때, 트랜지스터(M2)는 선형 영역에서 동작하는데, 선형 영역에 깊이 있을수록 트랜지스터(M2)에 흐르는 전류(I_{o-})가 게이트에 인가되는 전압(V_{in+})보다 드레인에 인가되는 전압(V_{in-})에 더욱 의존된다. 따라서 도 4에 나타낸 것처럼 제1 실시예에서의 전류(도 2의 I_{o-})(41)는 게이트에 인가되는 입력 전압(V_{in})에 따라 증가하는 반면, 제2 실시예에서의 전류(도 3의 I_{o-})(42)는 게이트에 인가되는 입력 전압(V_{in})에 따라 감소하는 궤적을 그리므로, 전체적인 전달컨덕턴스(g_m)의 크기는

감소한다. 그런데, 전류(도 3의 I_{O-})(42)의 궤적이 급격하게 변하므로 3차 비선형 성분($G3$)은 제1 실시예에 비해 수배 이상의 값을 가지게 된다.

<42> 따라서 제2 실시예에서는 능동 영역에서 동작하는 트랜지스터($M1$)에 흐르는 전류(I_{O+})의 3차 비선형 성분($G3+$)을 상쇄하기 위해 제1 실시예에 비해 수배 이상의 작은 크기를 가지는 트랜지스터($M2$)를 사용할 수 있다. 수학적 3에서 설명한 것처럼 트랜지스터($M2$)의 크기가 작아지면 차단 주파수의 감소를 작게 할 수 있어서, 높은 선형성을 얻음에도 불구하고 회로의 성능 저하를 최소화시킬 수 있다.

<43> 도 5a에는 제2 실시예에 따른 증폭기에 입력되는 전압이 직류일 때의 실험 결과가 도시되어 있다. 도 5a를 보면, 능동 영역에서 동작하는 트랜지스터($M1$)의 3차 비선형 성분($G3+$)은 대략 0에서 $-120\text{mA}/V^3$ 사이의 값을 가지지만, 전체 증폭기에서의 3차 비선형 성분($G3$)은 거의 0에 가까운 것을 알 수 있다. 이러한 3차 비선형 성분($G3$)의 상쇄 결과는 출력 전류(I_{out})의 1차 선형 성분($G1$)이 트랜지스터($M1$) 전류(I_{O+})만의 1차 선형 성분($G1+$)에 비해 더욱 직선에 가까운 형태를 갖는 것을 보아도 알 수 있다.

<44> 그리고 도 5b에는 제2 실시예에 따른 증폭기에 2.5GHz 의 교류 전압이 입력될 때의 실험 결과가 도시되어 있다. 도 5b를 보면, 능동 영역에서 동작하는 트랜지스터($M1$)의 3차 비선형 성분의 크기($|g3+|$)가 0에서 $120\text{mA}/V^3$ 사이의 값을 가지지만, 선형 영역에서 동작하는 트랜지스터($M2$)의 3차 비선형 성분의 크기($|g3-|$)도 이와 유사한 값을 가지는 것을 알 수 있다. 따라서 증폭기에서의 3차 비선형 성분의 크기($|g3|$)가 -60mV 내지 60mV 영역의 입력 전압(V_{in})에서 거의 0에 가까운 값을 가진다.

- <45> 다음, 도 6 및 도 7을 참조하여 본 발명의 제3 및 제4 실시예에 따른 증폭기에 대하여 설명한다. 도 6 및 도 7은 각각 본 발명의 제3 및 제4 실시예에 따른 증폭기의 개략적인 회로도이다.
- <46> 도 6을 보면, 본 발명의 제3 실시예에 따른 증폭기는 스택 트랜지스터(M3)의 게이트에 증폭 트랜지스터(M1)의 드레인이 오프셋 직류 전압원(V_{off2})을 거쳐 연결되어 있다는 점을 제외하면 제2 실시예와 동일한 구조를 가진다. 즉, 트랜지스터(M3)를 구동하기 위한 반극성 입력 전압(V_{in-})으로서 트랜지스터(M1)의 드레인 전압을 이용함으로써, 단신호의 정극성 입력 전압(V_{in})만으로도 제2 실시예와 같은 효과가 발생한다.
- <47> 다음, 도 7을 보면 본 발명의 제4 실시예에 따른 증폭기는 제2 실시예에 따른 증폭기가 2개 연결되어 차동 신호(V_{in+} , V_{in-})에 의해 구동된다. 다시 말하면, 제2 실시예에 따른 증폭기에 반극성 입력 전압(V_{in-})을 입력 전압으로 가지는 또 하나의 증폭기가 병렬로 연결되어 있다. 제2 실시예에 따른 병렬 연결된 증폭기는 도 7에 나타난 바와 같이 3개의 트랜지스터(M4, M5, M6)로 이루어지며, 반극성 입력 전압(V_{in-})이 입력 전압으로 트랜지스터(M4)의 게이트에 입력된다. 그리고 정극성 입력 전압(V_{in+})이 선형 트랜지스터(M5)의 선형 영역 동작을 보장하기 위해 오프셋 직류 전압원(V_{off2})을 거쳐 스택 트랜지스터(M6)의 게이트에 입력된다. 이와 같이 하면, 입력 전압(V_{in+} , V_{in-})과 출력 전류(I_{out+} , I_{out-}) 모두 정극성과 반극성을 함께 갖는 차동 신호 증폭기가 구현된다.
- <48> 본 발명의 실시예에서는 스택 트랜지스터(M3)의 드레인이 증폭 트랜지스터(M1)의 드레인에 연결되는 것으로 설명하였지만, 부하(load)의 구성 방법에 따라 증폭 트랜지스터(M1)의 출력 전류(I_{o+})와 합쳐질 수 있는 어떤 곳이라도 관계없다. 또한 본 발명의

실시예에서는 오프셋 직류 전압원(V_{off1} , V_{off2})이 일정한 직류 전압을 공급하는 것으로 설명하였지만, 이들 오프셋 직류 전압원(V_{off1} , V_{off2})은 단락되어도 0V 직류 전압을 갖는 교류 통과 기능을 수행할 수 있으므로 관계없다. 그리고 트랜지스터(M1-M6)는 MOSFET으로 설명하였지만 MOSFET에 한정되는 것이 아니라 트랜지스터 제조 공정에 관계없이 다른 트랜지스터에도 적용될 수도 있다. 그리고 증폭기의 성능 개선을 위해 트랜지스터(M1, M2)의 공통 소스(source)와 접지단 사이에 저항이나 인덕터가 추가될 수도 있다.

<49> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【발명의 효과】

<50> 본 발명에 의하면, 증폭기에서 신호 왜곡을 발생시킬 수 있는 3차 비선형 성분을 제거할 수 있다. 또한 3차 비선형 성분을 제거하기 위한 회로가 간단한 회로로 구현되어, 전력 소모와 증폭 이득 등의 성능 저하를 최소화할 수 있으며 또한 반도체 면적의 증가를 억제할 수 있다.

【특허청구범위】**【청구항 1】**

입력 전압에 의해 구동되는 제1 트랜지스터,

제 1 전압에 의해 구동되며 상기 제1 트랜지스터의 제1 단자에 연결되는 제2 트랜지스터, 그리고

상기 제2 트랜지스터에 스택되어 제2 전압에 의해 구동되며 상기 제1 트랜지스터의 제2 단자에 연결되는 제3 트랜지스터를 포함하며,

상기 제1 트랜지스터는 능동 영역에서 동작하며, 상기 제2 전압과 상기 제3 트랜지스터에 의해 상기 제2 트랜지스터가 선형 영역에서 동작하는 증폭기.

【청구항 2】

제1항에 있어서,

상기 제1 전압은 상기 입력 전압이 교류 통과 기능을 수행하고 직류 전압을 결정하는 오피셋 직류 전압원을 거쳐서 인가되는 전압인 증폭기.

【청구항 3】

제1항에 있어서,

상기 제2 전압은 상기 입력 전압과 반대되는 극성을 가지는 제3 전압이 교류 통과 기능을 수행하고 직류 전압을 결정하는 오피셋 직류 전압원을 거쳐 인가되는 전압인 증폭기.

【청구항 4】

제1항에 있어서,

상기 제2 전압은 상기 제1 트랜지스터와 상기 제3 트랜지스터의 접점에 걸리는 전압이 교류 통과 기능을 수행하고 직류 전압을 결정하는 옴셋 직류 전압원을 거쳐 인가되는 증폭기.

【청구항 5】

제2항 내지 제4항 중 어느 한 항에 있어서,

상기 옴셋 직류 전압원은 그 양단이 단락되어 있는 증폭기.

【청구항 6】

제2항 내지 제4항 중 어느 한 항에 있어서,

상기 옴셋 직류 전압원은 그 양단 사이에 연결되는 커패시터, 그리고 직류 전압원과 그 일단 사이에 연결되는 저항을 포함하는 증폭기.

【청구항 7】

입력 전압에 따라 증폭된 출력 전류를 출력하는 증폭기에 있어서,

능동 영역에서 동작하며 상기 입력 전압에 따라 제1 전류가 흐르는 제1 트랜지스터,

제1 전압에 의해 구동되며 제2 전류가 흐르는 제2 트랜지스터, 그리고

상기 제2 트랜지스터의 선형 영역 동작을 보장하도록 제2 전압에 의해 구동되며 상기 제2 트랜지스터에 스택되어 상기 제1 트랜지스터의 출력단에 전기적으로 연결되어 있는 제3 트랜지스터

를 포함하며,

상기 출력 전류는 상기 제1 및 제2 전류를 포함하는 증폭기.

【청구항 8】

제7항에 있어서,

상기 제1 전압은 상기 입력 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압인 증폭기.

【청구항 9】

제7항에 있어서,

상기 제2 전압은 상기 입력 전압과 반대되는 극성을 가지는 제3 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압인 증폭기.

【청구항 10】

제7항에 있어서,

상기 제2 전압은 상기 제1 트랜지스터의 출력 단자 전압에서 교류 성분이 통과된 전압에 옅셋 직류 전압이 더해진 전압인 증폭기.

【청구항 11】

제7항에 있어서,

상기 제2 전압은 상기 제1 트랜지스터의 출력 단자 전압인 증폭기.

【청구항 12】

증폭기에서 비선형성을 제거하는 방법에 있어서,

상기 증폭기는 입력 전압에 따라 능동 영역에서 동작하는 제1 트랜지스터, 그리고 제1 전압에 따라 구동되는 제2 트랜지스터를 포함하며,

상기 제2 트랜지스터가 선형 영역에서 동작하도록 상기 제2 트랜지스터에 스택된 제3 트랜지스터에 제2 전압을 인가하는 단계, 그리고

상기 제1 트랜지스터에 흐르는 제1 전류와 상기 제2 트랜지스터에 흐르는 제2 전류가 더해지도록 하는 단계를 포함하는 증폭기에서의 비선형성 제거 방법.

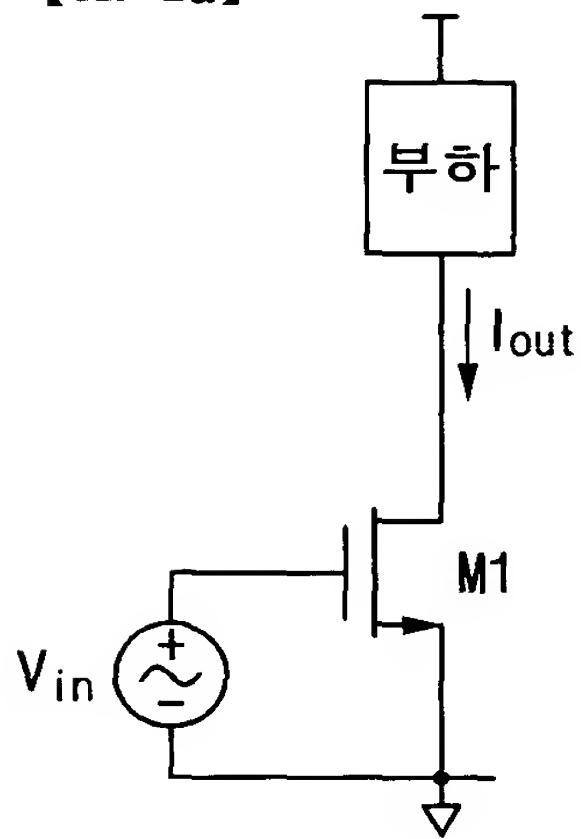
【청구항 13】

제12항에 있어서,

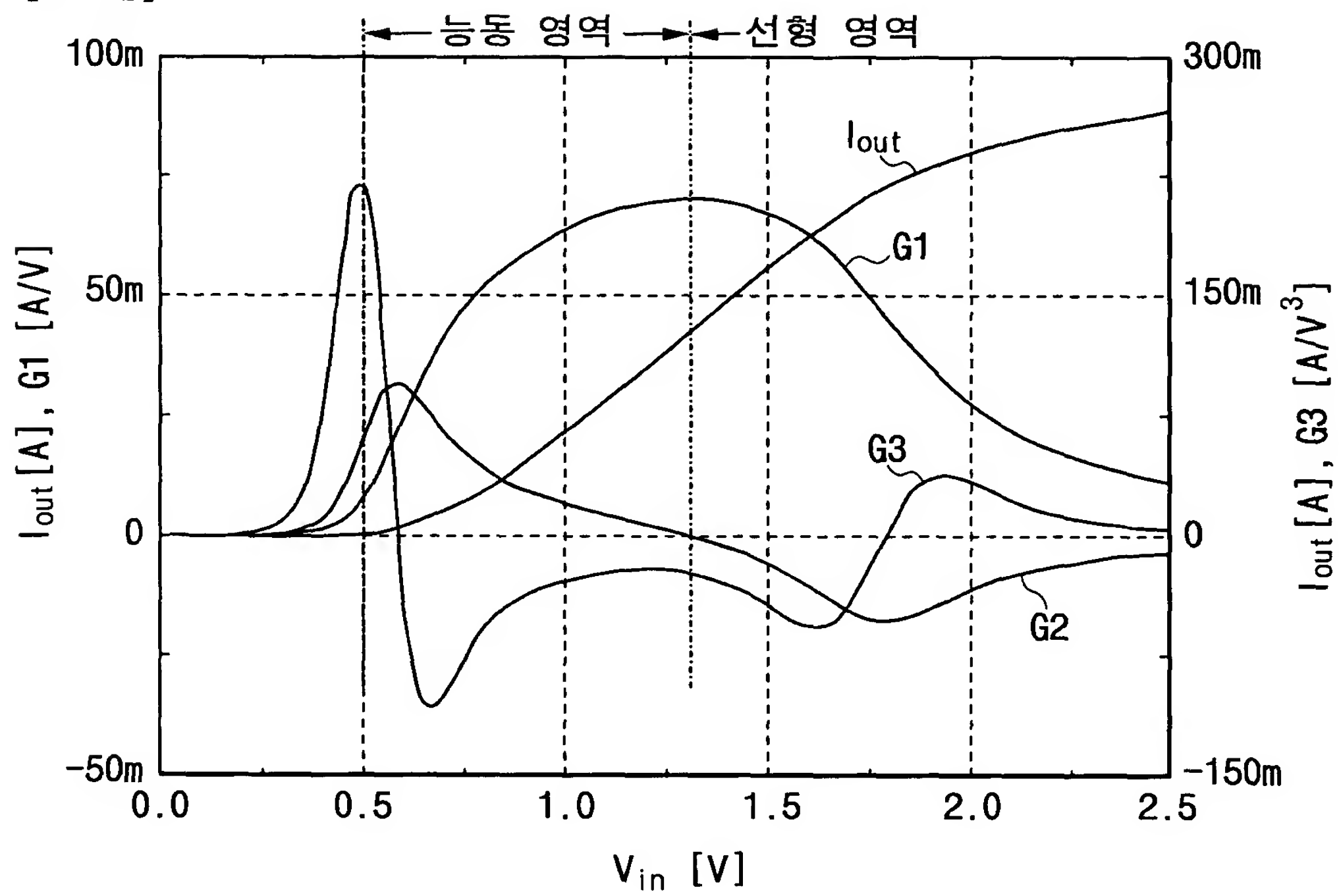
상기 제1 전압은 상기 입력 전압에서 교류 성분을 통과시킨 전압에 오프셋 직류 전압을 더해진 전압인 증폭기에서의 비선형성 제거 방법.

【도면】

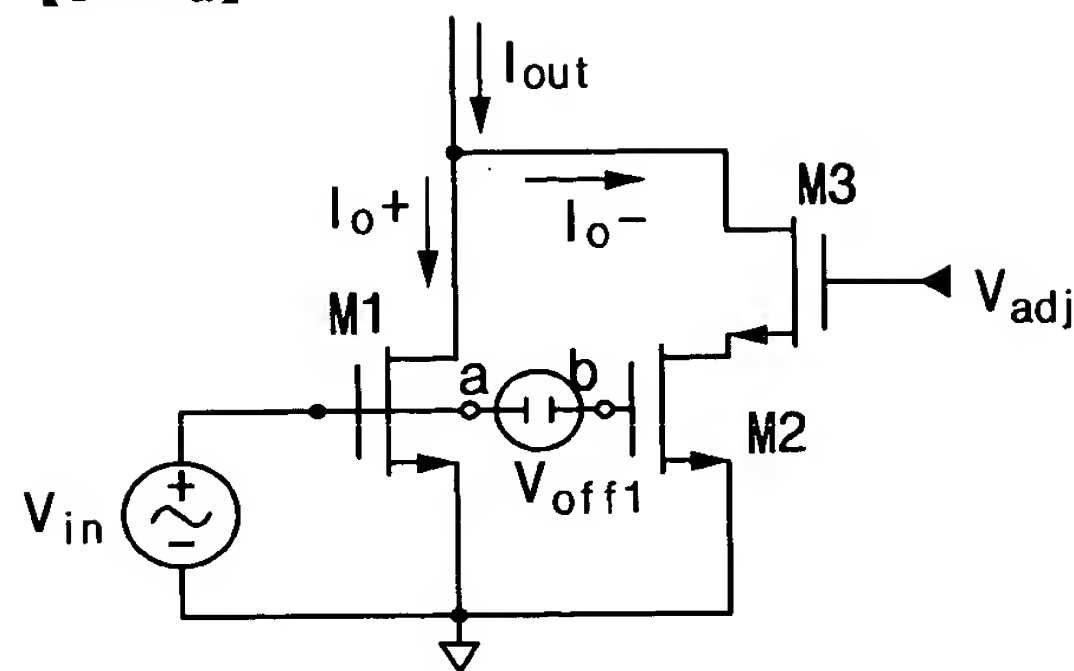
【도 1a】



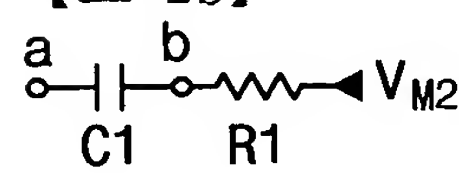
【도 1b】



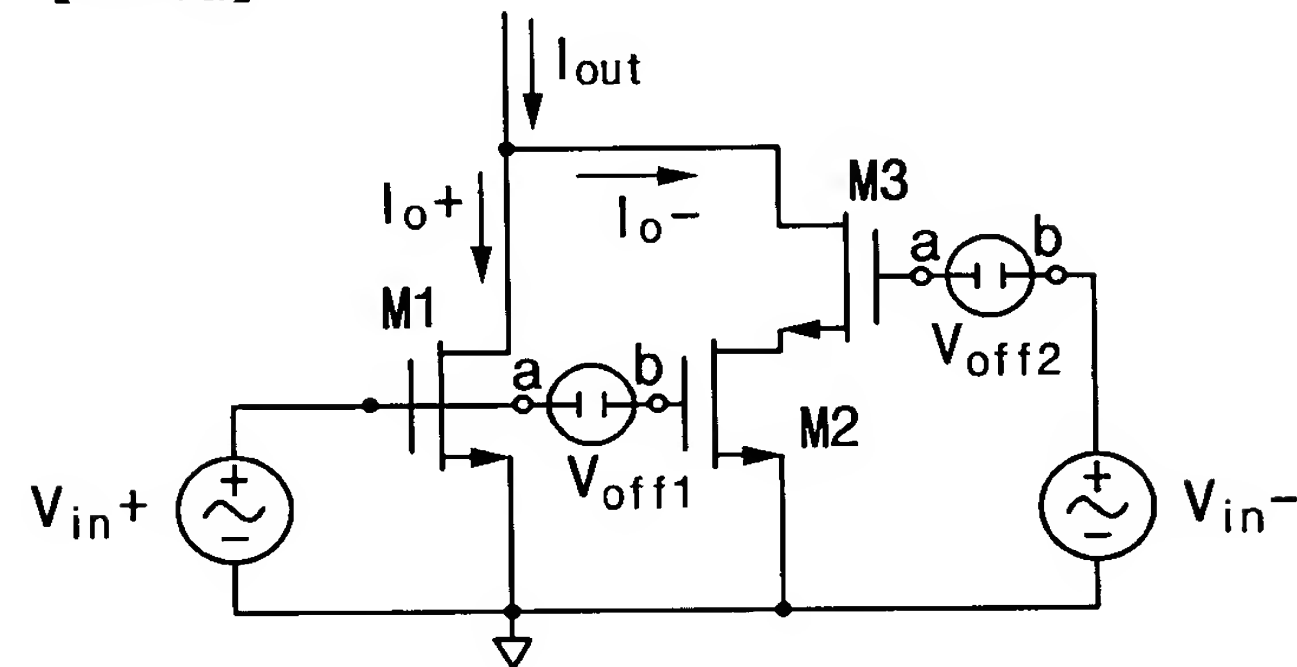
【도 2a】



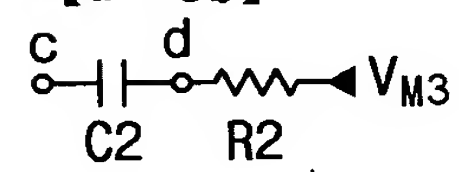
【도 2b】



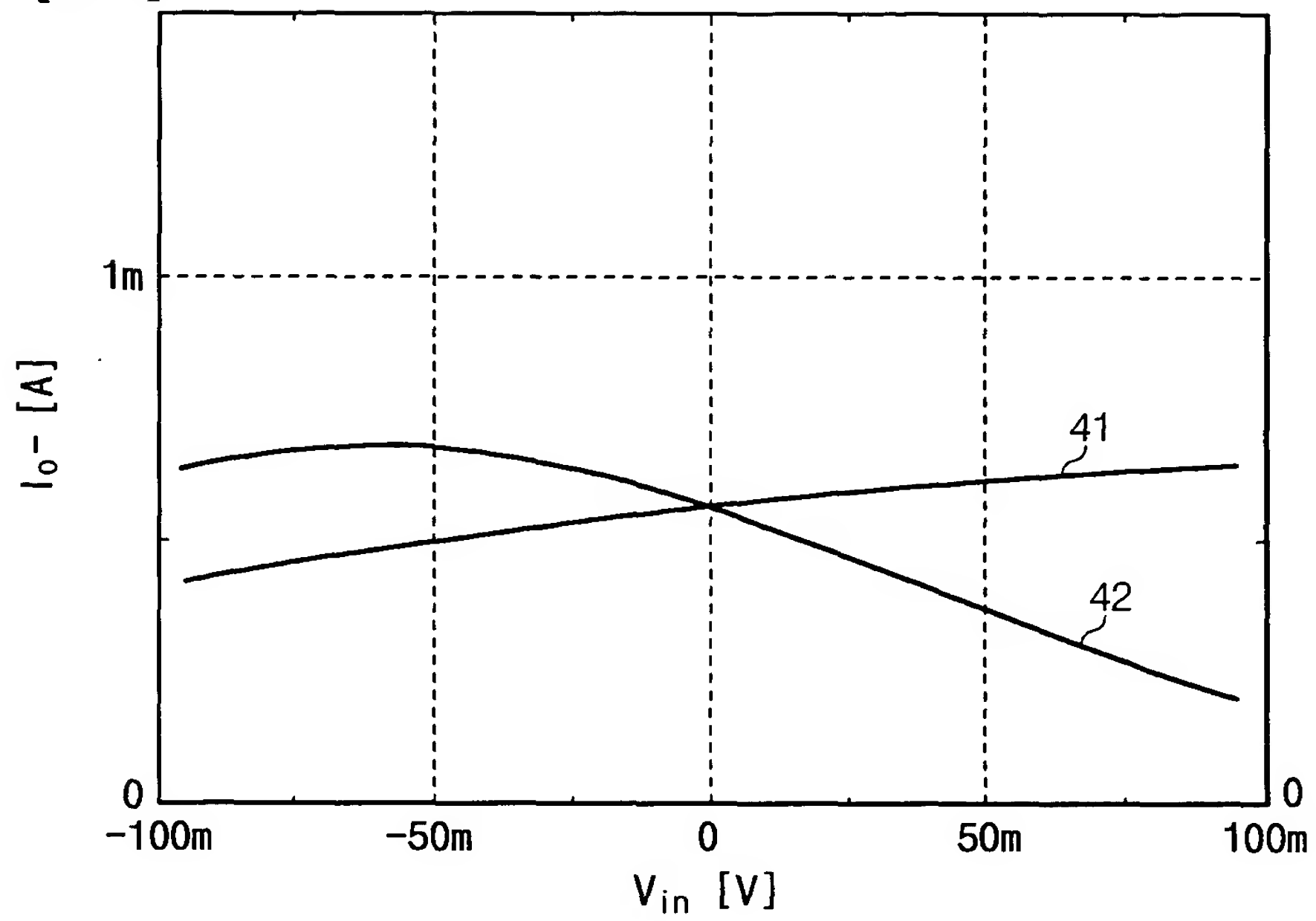
【도 3a】



【도 3b】



【도 4】



【도 5a】

